

基于 VDMOS 并联扩容的无刷电机驱动器设计研究

吉 泽, 王 玲, 王 云

(西安微电子技术研究所, 陕西 西安 710054)

摘 要: 介绍了一种高电压、大电流、高功率密度无刷电机门极驱动器. 电路中利用 VDMOS 并联扩容的方法实现更大的电流, 通过混合集成工艺对电路的布局布线进行优化. 重点阐述了并联 VDMOS 工作时电流均衡的可行性, 并对相关关键参数进行了分析, 使电路能够满足 270 V/40 A 功率要求.

关键词: 无刷电机驱动器; VDMOS 并联; 电流均衡

中图分类号: TN402

文献标识码: A

文章编号: 1000-7180(2014)12-0103-05

Study of Brushless Motor Gate Driver Circuit Design Based on VDMOS in Paralleling

JI Ze, WANG Ling, WANG Yun

(Xi'an Microelectronics Technology Institute, Xi'an 710054, China)

Abstract: This paper presents a brushless motor gate driver circuit used in high voltage, high current and high power density condition. The method of paralleling VDMOS is adopted to achieve greater current capacity, and placement routing of the circuit are optimized through the hybrid integrated circuit manufacturing process. This paper mainly discusses the feasibility associated with current balances of each VDMOS in parallel, and related key parameters are also analyzed to meet the requirements of working condition (270 V/40 A).

Key words: brushless motordriver; VDMOS in parallel; current balance

1 引言

无刷直流电机具有结构简单、运行可靠、维修方便、效率高、调速性能好、噪声低、寿命长等诸多优点, 在机电一体化产品中应用越来越广泛. 基于 VDMOS 的门极驱动器为减小功率损耗, 提高运行效率, 选用耐压值更高的 VDMOS 成为有效的选择方案. 通常选用大功率等级的 VDMOS 将大大增加产品成本, 而使用较小功率等级的 VDMOS 进行并联扩容的方法, 因为市场货源充足且成本较低, 受到更广泛的欢迎. VDMOS 的导通阻抗具有正温度系数, 因此 VDMOS 要比导通压降具有负温度系数的 BJT 更易于并联使用^[1-2]. 由于 VDMOS 器件的参数不一致、驱动电路的布局和相关寄生参数的影响等, 将会引起流过并联 VDMOS 器件的电流分配不均匀, 使得并联的功率管承受的电应力与热应力不

同, 为此必须分析并联器件电流均衡的问题^[3].

本文对 VDMOS 并联电路模块运行中所出现的实际问题进行研究与分析, 给出相关的解决方法.

2 无刷电机驱动器工作原理

无刷电机驱动器的工作原理图如图 1 所示. 电机内部的霍尔传感器将转子位置信号传入霍尔信号处理电路, 霍尔信号处理电路的输出信号与 PWM 信号进行比较, 输出满足电机驱动器要求的六路驱动信号, 六路驱动信号经过三相桥驱动电路后驱动六组两两并联的功率管, 通过电流检测和转速控制信号实现闭环控制.

电路工作时, 为使 VDMOS 管充分导通且导通电阻较小, 栅源电压 V_{GS} 必须控制在 15 V 左右, 当上桥臂的管子导通时, 其源极电压约等于功率电源电压 270 V, 这时候要保证栅极电压比 270 V 功率

电源的电压高出约 15 V, 以保证完全驱动高端 VDMOS.

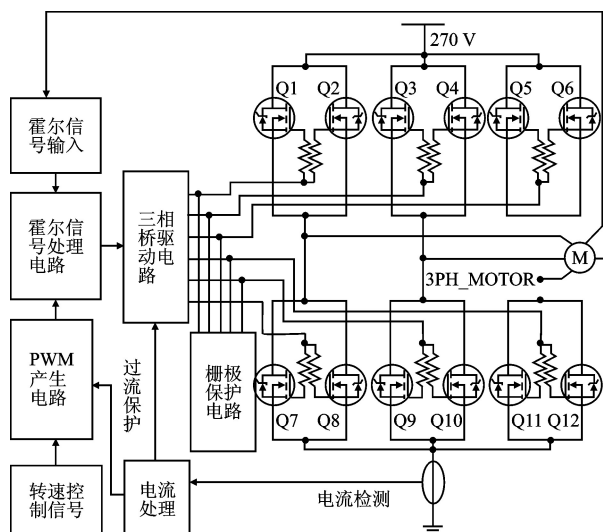


图1 三相无刷直流电机驱动器原理框图

VDMOS 并联使用时, 栅极有着不同的连接方式, 也存在着电流不均衡的现象, 下面将进一步分析栅极的连接方式以及影响电流分配不均衡的主要因素.

3 栅极的连接方式

栅极驱动芯片通过一个公共电阻驱动栅极直接并联的 VDMOS, 在 PWM 信号的占空比为 100% 时, 电路能够在 270 V/40 A 下工作; 当占空比为 90%, 功率电压大于 150 V 时, 驱动器的输出端出现电压振荡, 严重时会使 VDMOS 管损坏.

栅极直接并联时会出现如图 2 所示的谐振回路, 由漏极寄生电感 (L_D)、栅漏寄生电容 (C_{gd1} , C_{gd2})、栅极内部电阻 (R_{gint1} , R_{gint2})、栅极寄生电感 (L_G) 组成^[4-5].

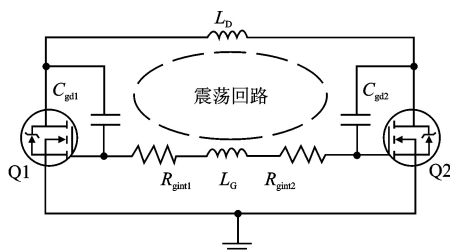


图2 谐振回路

VDMOS 管的栅极内部电阻一般为 0.5 Ω 左右, 使得谐振回路的选择性:

$$Q = \frac{\omega(L_G \times L_D)}{R_{gint1} + R_{gint2}}$$

比较大, 回路的选频特性比较好. PWM 信号的占空比为 90% 时, 开关速度远大于占空比为 100% 的速度, 使得谐振条件出现, 回路产生振荡, 进一步导致驱动器的输出端出现振荡.

在回路中添加电阻, 即栅极分别串联独立的电阻来抑制振荡, 此时电路的振荡消除, 能够在 270 V/40 A 下工作.

4 影响电路不均衡的主要因素

并联运行的器件在导通后电流不均衡主要由器件的导通电阻 $R_{DS(on)}$ 、漏极、源极布线的等效电阻不一致所引起. 在 VDMOS 并联使用时, 为了最大限度实现电流均衡, 应该从以下几方面考虑:

(1) 并联 VDMOS 管尽量选用同一批次出厂的元器件, 使元器件的参数差异尽可能小;

(2) 栅极驱动器和 R_G 必须尽可能地靠近 VDMOS 的栅极引脚, 使电路获得更好的特性;

(3) 并联 VDMOS 漏极和源极布线应尽量短且对称, 尽量减小漏极和源极的寄生电感和寄生电阻所带来的影响.

4.1 导通电阻的影响

并联器件 Q1, Q2 运行时的电流分配公式可近似描述为

$$\frac{I_{S1}}{I_{S2}} = \frac{R_{D2} + R_{S2} + R_{DS(on)2}}{R_{D1} + R_{S1} + R_{DS(on)1}}$$

式中, I_{S1} , I_{S2} 为 Q1, Q2 源极电流; R_{D1} , R_{D2} 为 Q1, Q2 漏极引线寄生电阻; R_{S1} , R_{S2} 为 Q1, Q2 源极引线寄生电阻; $R_{DS(on)1}$, $R_{DS(on)2}$ 为 Q1, Q2 导通电阻.

基于混合集成电路工艺够使源漏极布局布线尽量对称、紧凑, 使得 $R_{D1} \approx R_{D2}$, $R_{S1} \approx R_{S2}$. 此时, 导通电阻 $R_{DS(on)}$ 的不一致成了影响静态电流不均衡的最主要的因素, 因此要实现静态均流 $I_{S1} = I_{S2}$, 就必须使 $R_{DS(on)1}$ 和 $R_{DS(on)2}$ 尽量相等.

在电路运行过程中, 影响 $R_{DS(on)}$ 的因素主要有源极电流和温度, 其中电流的影响较弱. 通过实验得到, 当电流增大一倍时 $R_{DS(on)}$ 仅提高了 6%. 温度对 $R_{DS(on)}$ 的影响较大, 可以用以下等式进行估算^[6]:

$$R_{DS(on)}(T) = R_{DS(on)}(25^\circ\text{C}) \left(\frac{T}{300} \right)^{2.3},$$

式中, T = 绝对温度, 温度从 25 $^\circ\text{C}$ 升高到 125 $^\circ\text{C}$, 导通电阻提高近一倍. 温度或者电流的升高将会使 $R_{DS(on)}$ 变大, 增大的电阻又会使电流减小. 正是由于导通电阻的正温度系数与正电流系数对电流不均衡的补偿, 使得并联 VDMOS 导通后, 无需任何外部

电路协助就能很好地均衡电流。

4.2 阈值电压 $U_{gs(th)}$ 的影响

若并联的 VDMOS 阈值电压不一致,在功率管导通时,阈值电压较小的 VDMOS 先导通并承担更多的电流;关断时,阈值电压较大的 VDMOS 先关断,阈值电压较小的 VDMOS 承担较多的电流。源极寄生电感对功率管的动态性能有着深远的影响,下面具体分析源极寄生电感对电路的影响,源极寄生电感电路如图 3 所示。

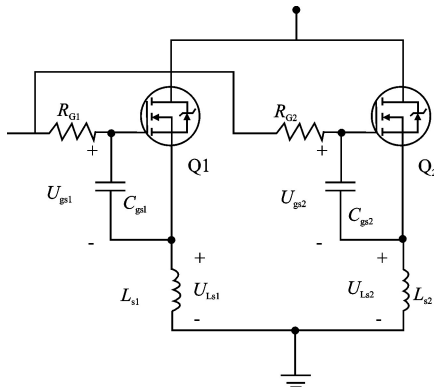


图 3 源极寄生电感电路

图 3 中, R_{G1} , R_{G2} 为栅极电阻; C_{gs1} , C_{gs2} 为栅源寄生电容; L_{s1} , L_{s2} 为源极寄生电感; U_{gs1} , U_{gs2} 为栅源寄生电容两端的电压; U_{Ls1} , U_{Ls2} 为源极寄生电感两端的电压。假设 Q1 的阈值电压 $U_{gs(th)1}$ 大于 Q2 的阈值电压 $U_{gs(th)2}$ 。

导通过程: Q2 先导通,使得 $U_{Ls2} > 0$ V, C_{gs2} 上的驱动电压 U_{gs1} 小于 C_{gs2} 上的驱动电压 U_{gs2} ,进而使 Q1 更快导通。

关断过程: Q1 先关断,使得 $U_{Ls1} < 0$ V, $U_{Ls2} > 0$ V, C_{gs1} 上的驱动电压 U_{gs1} 大于 C_{gs2} 上的驱动电压 U_{gs2} ,进而使 Q2 更快关断。

源极电感的反馈作用会使后导通或者后关断的 VDMOS 管加速导通或者关断,从而获得一个良好的动态特性^[7]。同时,适当的增加栅电阻,能够使 VDMOS 管漏极电流 I_D 的变化速率(即 di/dt)减小,先导通或者先关断的管子所承受的电流应力减小。

电路工作在 270 V/20 A 时,漏极电流 I_D 的变化速率 di/dt 的测试值为 300 A/ μ s,源极布线最短时的寄生电感大约为 0.2 nH,在该状态下源极寄生电感上的电压约为 60 mV。由于在源极电感最小时所产生电压降对阈值电压($U_{gs(th)} = 2$ V)已经有很明显的影响,当增大电感时,会使电路的栅极振荡和关断损耗较大,因此应最大限度地减小源极电感来减

少损耗和开关噪声。

4.3 栅极电阻阻值的影响

R_G 值过小会造成漏源间的 dV/dt 、 di/dt 过高,电路的寄生参数对开关特性的影响也会加大,使并联的 VDMOS 管的开关时间保持同步更加困难。 R_G 值较大时,会增加损耗并降低效率。因此,选择栅极电阻时,既要保证使用较大的电阻来避免出现寄生振荡,又要尽量选择较小的栅极电阻以降低开关损耗。限制 R_G 的主要因素有 VDMOS 管的 dV/dt 承受能力和栅极驱动芯片的驱动能力:

$$\frac{dV_{DS}}{dt} = \frac{V_G - V_a}{R_G C_{gd}} \quad (1)$$

栅极最大峰值电流

$$i_{GMAX} = \frac{V_G - V_a}{R_G} \quad (2)$$

式中, V_G 为栅极驱动芯片输出的高电平电压; R_G 为栅电阻; V_a 为 VDMOS 管导通或关断时对应的密勒平坦区的栅极电压; C_{gd} 为栅漏寄生电容^[6]。计算条件: $V_G = 15$ V, $V_a = 2.5$ V, $C_{gd} = 290$ pF, $dV_{DS}/dt = 50$ V/ns, $i_{GMAX} = 1$ A。

带入相关数据由式(1)求得 $R_G \approx 0.9 \Omega$,由于 $C_{gd} \propto [1 - k \cdot \sqrt{V_{DS}}]$,即 C_{gd} 随着 V_{DS} 的增加而减小,在功率电压较大时, C_{gd} 的变化幅度也很大^[6],该情况下由式(1)求出的栅电阻应该大于 0.9Ω ;由式(2)求得 $R_G = 12.5 \Omega$ 。综合考虑以上两个因素,栅电阻应满足 $R_G \geq 12.5 \Omega$ 。

在栅电阻为 12.5Ω 时,栅极波形在导通和关断时会出现一个电压尖峰,如图 4(a)所示,该现象可能会加快功率管的开启速度,对动态均流产生影响。

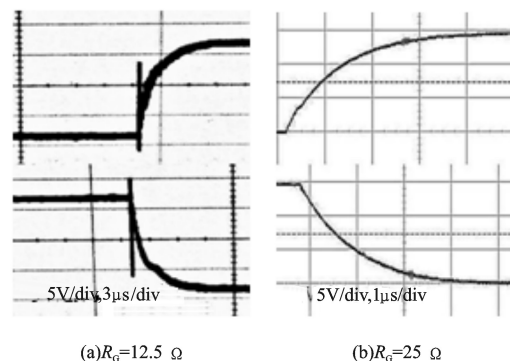


图 4 栅极波形

产生该电压尖峰是由于在栅源电容 C_{gs} 、栅极引线电感 L_g 、源极引线电感 L_s 组成的谐振电路中,如图 5 所示,当栅极电阻很小时,谐振电路的选择性 $Q = \omega(L_g + L_s)/R_G$ 会比较大,一旦谐振条件出现时,在 C_{gs} 和 L_s 两端出现较大的振荡电压^[4-5]。通过实验

分析,将 R_G 增大后能够将该电压尖峰消除. R_G 最终取值会在后面的讨论中给出,电压尖峰消除后的波形如图 4(b)所示.

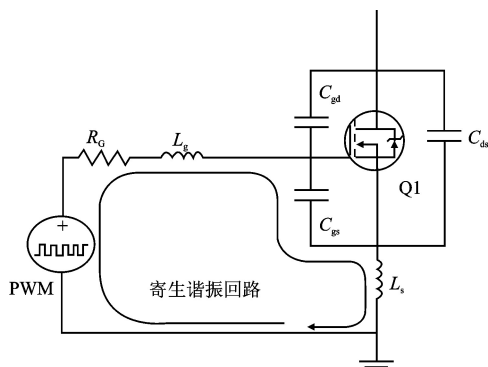


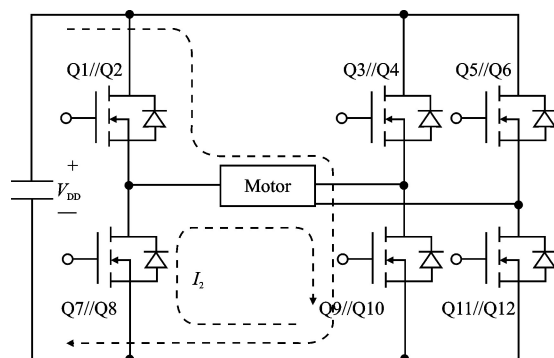
图 5 谐振电路

在电机运行时,电路原理图如图 6(a)所示,假设在某一运行时刻:Q1//Q2 和 Q9//Q10 为 ON, Q9//Q10 在 Q1//Q2 斩波期间总为 ON 状态.在斩波期间 Q7//Q8 的续流二极管,会正向导通进行续流,如图 6(a)中的 i_2 电流回路所示,并随后外加反向电压.二极管反向恢复时的波形如图 6(b)所示,图中, V_{SD} 为二极管正向导通压降, t_{rr} 为反向恢复时间, I_{RM} 为反向恢复电流.

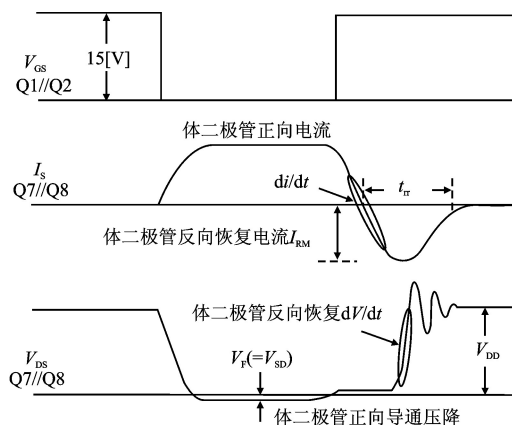
该波形图表示向 Q1//Q2 输入栅极驱动信号,接通 Q1//Q2,并通入电流 i_1 ,之后将 Q1//Q2 关断,由电机电感积累的能量会通过 Q7//Q8 的体二极管产生再生电流 i_2 .在该状态下,如果接通 Q1//Q2,因受 Q7//Q8 内部二极管反向恢复时间 t_{rr} 的影响,会产生较大的恢复电流 I_{RM} .

当 $R_G = 12.5 \Omega$ 时,电机运行时体二极管的 di/dt 与 dV/dt 的值比较大,尤其是在电机负载比较大时,VDMOS 管常常会出现烧毁现象.如图 7(a)和图 7(b)所示, R_b 为一个低值电阻,一般情况下,寄生 BJT 的基极和发射极被源极金属短接一起,寄生 BJT 不能被激活.然而,在下桥臂功率管关断续流期间,漏极电压的增大会改变 C_{db} 上的电压,并产生电流 $C_{db} \cdot dV/dt$,该电流与反向恢复电流 I_{RM} 叠加后流过 R_b ,叠加后的电流在 R_b 上产生足够大的压降时就会触发寄生 BJT.一旦 BJT 开通就会产生一个热点,并且 BJT 导通压降具有负温度系数,将会导致流过的电流越来越大,最终使器件发生故障^[8].

将栅电阻 R_G 设定为 25Ω 时,栅极波形的电压尖峰被消除,而且体二极管的 di/dt 、 dV/dt 与反向恢复电流 I_{RM} 的值比较小,电机能够在 270 V/40 A 下正常运行,不会出现 VDMOS 受损现象,并联双

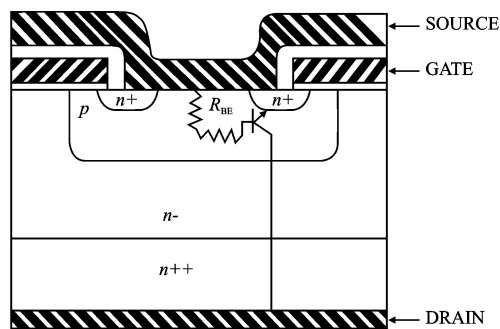


(a) 电机控制电路

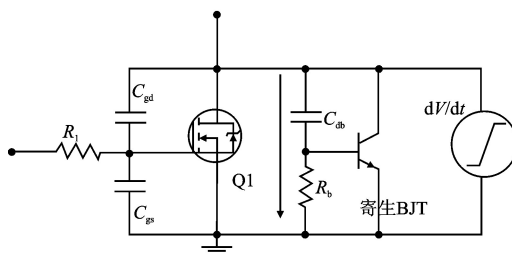


(b) 二极管反向恢复波形

图 6 电机控制电路及其工作波形



(a)



(b)

图 7 带有寄生 BJT 的 VDMOS 结构

管的漏极电流如图 8 所示,两个开关管的电流基本一致.

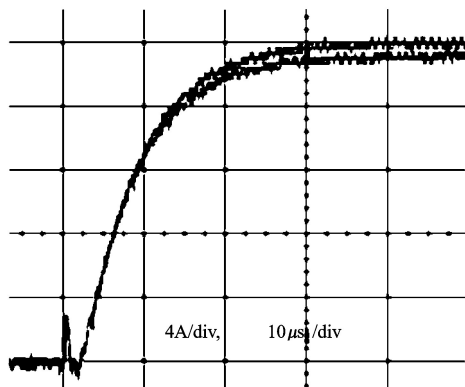


图8 并联双管漏极电流

5 结束语

文中研究分析了 VDMOS 并联运行的可行性,分析了栅极的连接方式,并联功率管的电参数特性不一致,极驱动电路中的寄生参数,栅极电阻对电路的影响。经过实验得出,电路的寄生参数如 $R_{DS(on)}$ 、源极寄生电感的存在会使 VDMOS 易于并联。

VDMOS 并联运行时,每个栅极应该串联驱动电阻,均流最根本的方法是尽可能选用参数一致性好的元器件,通过对电路布局布线进行优化获得良好的均流效果。栅电阻对电路的影响最为关键,栅极电阻较小时会使电路的 di/dt 、 dV/dt 和反向恢复电流较大而使 VDMOS 出现烧毁现象,栅电阻较大时又会使管子的开关损耗变大,因此要对电路的可靠性和效率进行折衷考虑。通过混合集成电路工艺实现了电路的小型化集成,使电路的性能得到优化。

参考文献:

[1] 谭弗娃,金如麟. 大功率电子学和电机控制[M]. 上

海:上海交通大学出版社,1999.

- [2] 杨晶琦. 电力电子器件原理与设计[M]. 北京:国防工业出版社,1999.
- [3] López T, Elferich R. Current sharing of paralleled power MOSFETs at PWM operation[C]// Power Electronics Specialists Conference. Jeju, South Korea: IEEE, 2006: 1-7.
- [4] Fujihira T, Yamada T, Minoya Y, et al. New oscillation circuit discovered in switching-mode power supplies[C]// Proceedings of the Power Semiconductor Devices Rhodes, Greece: IEEE, 2008: 193-196.
- [5] Lee S C, Oh K H, Jang H C, et al. Investigation of gate oscillation of power MOSFETs induced by avalanche mode operation[C]// 19th International Symposium on Power Semiconductor Devices and IC's. [s. l.]: IEEE, 2007: 113-116.
- [6] Oh K S. AN9010-MOSFET Basics[R]. Fairchild Semiconductor, 2000.
- [7] 周庆红,王华民,刘庆丰,等. 功率 MOSFET 并联均流问题研究[J]. 电源技术应用, 2005, 18(1): 1-4.
- [8] Choi W, Young S, Kim D. Analysis of MOSFET failure modes in LLC resonant converter[C]// Telecommunications Energy Conference 31st International. [s. l.]: IEEE, 2009: 1-6.

作者简介:

吉泽男,(1988-),硕士研究生. 研究方向为混合集成电路设计技术. E-mail:ji-ze@163.com.

王玲女,(1979-),高级工程师. 研究方向为混合集成电路设计技术.

王云女,(1965-),研究员,硕士生导师. 研究方向为混合集成电路设计技术.

(上接第 102 页)

- [9] 杨恬,李德芳. 灰度图象的二维 otsu 自动阈值分割研究[J]. 西南师范大学学报,1998,23(12):658-662.
- [10] 王宇宙,赵宗涛,王旭红. 基于数学形态学的遥感图像分割算法[J]. 微电子学与计算机,2004,5(21):35-36.

作者简介:

陈磊男,(1989-),硕士. 研究方向为数字图像处理.

乔继红(通讯作者)女,(1972-),博士,副教授. 研究方向为智能控制与信息处理. E-mail:qiaojh@th. btbu. edu. cn.

陈岩女,(1963-),博士,教授. 研究方向为数字通信抗干扰与无线传感器网络.